(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2000-349319 (P2000-349319A)

(43)公開日 平成12年12月15日(2000.12.15)

(51) Int.Cl.7

識別記号

FΙ

テーマコート*(参考)

H 0 1 L 31/04 21/205 H01L 31/04

A 5F045

21/205

5F051

審査請求 未請求 請求項の数14 〇L (全 9 頁)

(21)出願番号

特願平11-161110

(71)出願人 000001007

キヤノン株式会社

(22)出顧日

平成11年6月8日(1999.6.8)

東京都大田区下丸子3丁目30番2号

(72)発明者 岩▲崎▼ 由希子

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(72)発明者 浮世 典孝

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74)代理人 100065385

弁理士 山下 穣平

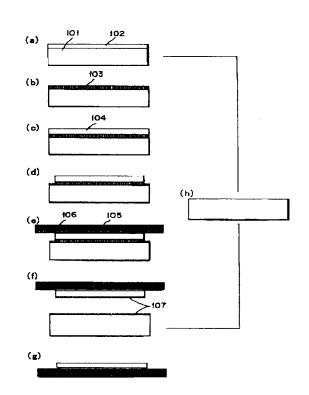
最終頁に続く

(54) 【発明の名称】 半導体基材及び太陽電池の製造方法

(57)【要約】

【課題】 薄膜半導体にひびや割れ、欠陥の導入を低減 して少ない力で分離することができ、高性能の半導体基 材や太陽電池を収率良く生産する半導体基材及び太陽電 池の製造方法を提供することにある。

【解決手段】 薄膜結晶半導体層を用いた半導体基板及び太陽電池の製造方法において、(1)第一の基体の表面を陽極化成することにより、基体の少なくとも片面に多孔質層を形成する工程と、(2)少なくとも前記多孔質層の上に半導体層を形成する工程と、(3)前記半導体層領域周辺において、半導体層のみ、あるいは半導体層と多孔質層を除去する工程と、(4)前記半導体層の表面に第二の基体を接着する工程と、(5)前記多孔質層を介して、前記半導体層と前記第一の基体とを分離する工程と、(6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有する半導体基体及び太陽電池の製造方法。



【特許請求の範囲】

【請求項1】 薄膜結晶半導体層を用いた半導体基板の 製造方法において、

- (1)第一の基体の表面を陽極化成することにより、基 体の少なくとも片面に多孔質層を形成する工程と、
- (2)少なくとも前記多孔質層の上に半導体層を形成する工程と、
- (3)前記半導体層領域周辺において、半導体層を除去する工程と、
- (4)前記半導体層の表面に第二の基体を接着する工程 と、
- (5)前記多孔質層を介して、前記半導体層と前記第一の基体とを分離する工程と、
- (6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有することを特徴とする半導体基体の製造方法。

【請求項2】 前記(3)の工程において、周辺部の半 導体層とその直下の多孔質層とを続けて除去する請求項 1に記載の半導体基体の製造方法。

【請求項3】 薄膜結晶半導体層を用いた半導体基板の 製造方法において、

- (1)第一の基体の表面を陽極化成することにより、基 体の少なくとも片面に多孔質層を形成する工程と、
- (2) 少なくとも前記多孔質上に半導体層を形成する工程と、
- (3)第二の基体を前記半導体層に接着する工程と、
- (4)第二の基体で覆れていない第一の基体の半導体層 を除去する工程と、
- (5)前記多孔質層を介して、前記半導体層と前記第一 の基体を分離する工程と、
- (6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有することを特徴とする半導体基体の製造方法。

【請求項4】 前記(4)の工程において、周辺部の半 導体層とその直下の多孔質層とを続けて除去する請求項 3に記載の半導体基体の製造方法。

【請求項5】 前記第一の基体がシリコンである請求項 1~4のいずれかに記載の半導体基体の製造方法。

【請求項6】 前記第一の基体が単結晶である請求項1 ~5のいずれかに記載の半導体基体の製造方法。

【請求項7】 前記(2)の工程において、前記半導体層中に半導体接合が形成される請求項1~6のいずれかに記載の半導体基体の製造方法。

【請求項8】 薄膜結晶半導体層を用いた太陽電池の製造方法において、

- (1)第一の基体の表面を陽極化成することにより、基 体の少なくとも片面に多孔質層を形成する工程と、
- (2)少なくとも前記多孔質層の上に半導体層を形成する工程と、
- (3) 前記半導体層領域周辺において、半導体層を除去

する工程と、

- (4) 前記半導体層の表面に第二の基体を接着する工程 と
- (5) 前記多孔質層を介して、前記半導体層と前記第一の基体とを分離する工程と、
- (6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有することを特徴とする太陽電池の製造方法。

【請求項9】 前記(3)の工程において、周辺部の半 導体層とその直下の多孔質層とを続けて除去する請求項 8に記載の太陽電池の製造方法。

【請求項10】 薄膜結晶半導体層を用いた太陽電池の 製造方法において、

- (1)第一の基体の表面を陽極化成することにより、基 体の少なくとも片面に多孔質層を形成する工程と、
- (2) 少なくとも前記多孔質上に半導体層を形成する工程と、
- (3)第二の基体を前記半導体層に接着する工程と、
- (4)第二の基体で覆れていない第一の基体の半導体層 を除去する工程と、
- (5)前記多孔質層を介して、前記半導体層と前記第一 の基体を分離する工程と、
- (6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有することを特徴とする太陽電池の製造方法。

【請求項11】 前記(4)の工程において、周辺部の 半導体層とその直下の多孔質層とを続けて除去する請求 項10に記載の太陽電池の製造方法。

【請求項12】 前記第一の基体がシリコンである請求項8~11のいずれかに記載の太陽電池の製造方法。

【請求項13】 前記第一の基体が単結晶である請求項8~12のいずれかに記載の太陽電池の製造方法。

【請求項14】 前記(2)の工程において、前記半導体層中に半導体接合が形成される請求項8~13のいずれかに記載の太陽電池の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は多孔質層上に堆積した半導体薄膜の分離方法に関し、詳しくは半導体基材及び低コスト基板上に薄膜単結晶を積層した太陽電池の製造方法に関する。

[0002]

【従来の技術】半導体基板上に形成した多孔質層上に薄膜半導体層を形成した後、多孔質層を介して前記薄膜半 導体層を分離する技術が知られている。分離方法として は、エッチングによる化学的方法、又は超音波や引っ張 り力等の力を作用させる物理的方法が用いられる。

【0003】物理的分離法について、特開平7-302 889号公報にはシリコンウエハ表面に多孔質を形成し た後エピタキシャル成長を形成し、エピタキシャルシリ コン層に別のウエハを張り合わせ、多孔質層に圧力やせん断応力、超音波等を印加して分離する記載がある。また、特開平8-213645号公報にも同様に、単結晶シリコン基板表面に多孔質層を形成した後pn接合をエピタキシャル成長させ、単結晶シリコン基板の裏面を接着削により治具に固定、エピタキシャル成長層にもう一つの治具を接着して両治具を引き離すことにより、多孔質を破断して薄膜エピタキシャル層(太陽電池)を得る記載、特開平10-190032号公報にはシリコン層とシリコン層に接着したプラスチック基板の収縮率の違いを利用し、液体窒素の蒸気で冷却して剥離する記載がある。

【0004】しかし、多孔層を介して薄膜エピタキシャル層を得る場合、分離したい領域周辺において、第一基体の表面に形成された薄膜半導体層や多孔質層を分離力によって破壊する際の衝撃により、薄膜には細かいひびや割れが入ってしまうことがある。このようなひびや割れがはいると薄膜の取り扱いが困難になる上、中心部にまで及んだ場合は太陽電池を始めとするテバイスの収率や特性が低下してしまう。

[0005]

【発明が解決しようとする課題】本発明の目的は、薄膜 半導体にひびや割れ、欠陥の導入を低減して少ない力で 分離することができ、高性能の半導体基材や太陽電池を 収率良く生産する半導体基材及び太陽電池の製造方法を 提供することにある。

[0006]

【課題を解決するための手段】本発明に従って、薄膜結晶半導体層を用いた半導体基板及び太陽電池の製造方法において、(1)第一の基体の表面を陽極化成することにより、基体の少なくとも片面に多孔質層を形成する工程と、(2)少なくとも前記多孔質層の上に半導体層を形成する工程と、(3)前記半導体層領域周辺において、半導体層のみ、あるいは半導体層と多孔質層を除去する工程と、(4)前記半導体層の表面に第二の基体を接着する工程と、(5)前記多孔質層を介して、前記半導体層と前記第一の基体とを分離する工程と、(6)前記分離後の第一の基体の表面を処理して再度前記(1)~(5)を繰り返す工程とを、有する半導体基体及び太陽電池の製造方法が提供される。

【0007】また本発明に従って、薄膜結晶半導体層を 用いた半導体基板及び太陽電池の製造方法において、

(1)第一の基体の表面を陽極化成することにより、基 体の少なくとも片面に多孔質層を形成する工程と、

(2)少なくとも前記多孔質上に半導体層を形成する工程と、(3)第二の基体を前記半導体層に接着する工程と、(4)第二の基体で覆れていない第一の基体の半導体層のみ、あるいは半導体層と多孔質層を除去する工程と、(5)前記多孔質層を介して、前記半導体層と前記第一の基体を分離する工程と、(6)前記分離後の第一

の基体の表面を処理して再度前記(1)~(5)を繰り 返す工程とを、有する半導体基体及び太陽電池の製造方 法が提供される。

[0008]

【発明の実施の形態】以下に、本発明の実施の形態を詳細に説明する。

【 0 0 0 9 】本発明に係る実施形態の一例として、半導体基材の製造方法を図1を参照して説明する。

【0010】第一基体である結晶基板、例えば単結晶シリコンウエハ101の表面に不純物を熱拡散、イオン打込み、あるいはウエハ作製時に混入させることにより導入し、少なくともウエハ表面にp+(あるいはn+)層102を形成する(図1(a))。

【0011】次に、不純物を導入した側のウエハ表面を、例えばHF溶液中で陽極化成することにより表面付近は多孔質化し、多孔質層103となる(図1(b))。

【0012】この多孔質層103に水素アニールを施して表面を平滑化した後、CVD法又は液相エピタキシャル成長法により単結晶シリコン半導体層104を成長させる(図1(c))。

【0013】陽極化成における多孔質化において、化成電流レベルを、例えば途中で低レベルから高レベルへ変化させることにより、予め多孔質層の構造に疎密の変化を設けることが可能で、それによりエピタキシャル成長後に多孔質層103において半導体層104をシリコンウエハ101から分離し易くすることができる。

【0014】ウエハの半導体を積層する面を表面、もう一方の面を裏面と定義すると、多孔質層103上に形成された半導体層104は、例えば陽極化成時に化成液を表面の周辺でシールして表面を多孔質化し、表全面にエピタキシャル成長を行った場合、ウエハには図3(A)の様に多孔質層303、半導体形成前に施されるH₂アニールによって多孔質層表面の孔が塞がってできた平滑な単結晶層305、エピタキシャル成長した単結晶シリコン半導体層304が形成されている。半導体層を分離して第二基体へ転写するためには、半導体層304、305及び多孔質層303を分離力により破壊して、多孔質層内の最も破壊強度の弱い部分に至る必要があり、この時ひびや割れ、その他の欠陥が導入され易い。

【0015】また別の例として、化成液を裏面でシールして多孔質層を形成し、表面の周辺から裏面全体をマスクしてエピタキシャル成長した場合は、図3(B)のような構造になる。マスクされた部分の多孔質層303は水素アニールされないため平滑な単結晶層305は形成されない。半導体層を分離して第二基体へ転写するためには、多孔質層中の最も破壊強度の弱い部分で薄膜単結晶シリコン層の分離ができるよう、途中の多孔質部分を破壊する必要があり、多孔質層の破壊強度が強い時には、この場合にも前記同様、エピタキシャル成長した単

結晶シリコン層304にダメージを及ぼすことがある。 【0016】そこで、多孔質層の分離強度によっては分離したい領域周辺の単結晶シリコン層のみ、又はそれに加えて多孔質層の一部又は全部を除去し(図1

(d))、除去部に接着しないようシリコン層104に接着層105を介して支持基板106を接着したのち(図1(e))、多孔質層103に物理的な分離力(例えば、機械力のような直接的な力や超音波のように媒体を介しての間接的な力)を作用させて、シリコン層104をシリコンウエハ101から分離、支持基板106上に転写する(図1(f))。

【0017】こうすることで、薄膜半導体層への割れやダメージを低減できる上、直接多孔質層の分離され易い部分に力を印加できるため、小さな力で分離することが可能となる。ここで、シリコン層と多孔質層の除去は支持基板106の接着後に行ってもよい。この場合、支持基板は周辺を除去するのに必要なマスク代わりに利用すると効率的である(図2参照)。分離したい領域の半導体及び多孔質層の除去については、周辺部の一部で行っても効果はあるが、全周で行うとより効果的である。

【0018】転写後に薄膜単結晶シリコンの表面に残る 多孔質残さ107は、必要に応じてエッチング等で除去 し、半導体基材又は太陽電池とする(図1(g))。シ リコン層の分離に用いた支持基板は、そのまま半導体基 材や太陽電池製品に組み込んでも良いし、製品に適した 第3の基板に薄膜シリコンを転写し直してもよい。

【0019】分離が終わった後のシリコンウエハ101は、その表面に残っている多孔質残さ107をエッチング等により除去/処理することにより、再び最初の工程に供せられ、有効に利用することができる(図1(h))。

【0020】薄膜半導体を容易に得るための分離領域周辺の除去は、シリコン薄膜を支持する基板を接着する前に行うか、支持基板を接着した後に行えばよい。分離領域周辺部の除去を基板接着する前に行う場合、分離領域にマスクを施して反応性イオンエッチング等のドライエッチング、フッ酸系のエッチャントを用いたウエットエッチングや電解エッチング、研削、研磨等の機械的方法、レーザー等により除去する。この後、除去部に接着剤が回らないように気を付けながら分離領域に支持基板を接着する。基板接着後に周辺除去を行う場合は、薄膜支持基板にマスクの役割を持たすと、材料の無駄もなくマスク除去工程も減らせて効率が良い。

【0021】除去するのは、多孔質上に形成された半導体のみ、又はそれに加えて多孔質層の一部分又は全部である。陽極化成条件によって多孔質構造が異なり、分離強度も変化するため、条件毎に最も分離に適した深さまで除去すればよい。

【0022】本発明に係わる半導体基材、及び太陽電池の製造方法のボイントについて、以下に詳細に説明す

る。

【0023】まず多孔質について、シリコンを例に挙げて説明する。多孔質シリコン層103を形成するための陽極化成法には、フッ酸溶液が好適に用いられるが、塩酸や硫酸等の溶液も用いることができる。フッ酸溶液を用いた場合、HF濃度が10重量%以上で p^+ (あるいは n^+)層102の多孔質化が可能となる。陽極化成時に流す電流の量としては、HF濃度や希望する多孔質層の膜厚あるいは多孔質層表面の状態等によって適宜決められるが、大体1 $mA/cm^2\sim100mA/cm^2$ の範囲が適当である。

【0024】また、HF溶液にエチルアルコール等のアルコールを添加することにより、陽極化成時に発生する反応生成気体の気泡を撹拌することなく反応表面から瞬時に除去でき、均一にかつ効率よく多孔質シリコンを形成することができる。添加するアルコールの量は、HF濃度や希望する多孔質層の膜厚あるいは多孔質層の表面状態によって適宜決められ、特にHF濃度が低くなりすぎないように注意して決める必要がある。

【0025】単結晶シリコンの密度は2.33g/cm ³であるが、HF溶液濃度を50~20重量%に変化させることで多孔質シリコン層の密度を1.1~0.6g/cm³の範囲に変化させることができる。また、陽極化成電流を変えることでもporosity(多孔度)を変化させることができ、電流を増大することでporosityも増加する。

【0026】多孔質シリコンの機械的強度はporosityにより異なるが、バルクシリコンよりも十分に弱いと考えられる。例えば、porosityが50%であれば機械的強度はバルクの半分と考えて良い。仮に多孔質シリコンの表面に基板を接着させ、多孔質層を基板との間に十分な接着力がある場合には、多孔質層を形成したシリコンウエハと基板との間に圧縮、引っ張りあるいはせん断力等の瞬間な分離力をかけると多孔質シリコン層が破壊される。また、外部から熱、超音波、電磁波あるいは遠心力等のエネルギーを与えて間接的な力を作用させても同様な効果がある。更に、porosityを増加させればより弱い力やエネルギーで多孔質層を破壊できる。

【0027】陽極化成による多孔質シリコンの形成には陽極反応に正孔が必要であり、そのため主に正孔の存在するp型シリコンで多孔質化が行われるとされている(T.Unagami,J.Electrochem.Soc.,vol.127,476(1980))。しかし、一方で低抵抗n型シリコンであれば多孔質化されるという報告もあり(<math>R.P.HolmstromandJ.Y.Chi,Appl.Phys.Lett.,vol.42,386(1983))、p型、n型の別を問わず低抵抗シリコンで多孔質化が可能である。また、導電型によって選択的に多孔質化が可能であ

り、FIPOS(Full Isolation by Porous Oxidized Sillicon)プロセスのように暗所で陽極化成を行うことにより p層のみを多孔質化できる。

【0028】単結晶シリコンを陽極化成して得られた多孔質シリコンは、透過電子顕微鏡の観察によると数 n m 程度の径の孔が形成されており、その密度は単結晶シリコンの半分以下になる。にもかかわらず単結晶性は維持されており、多孔質シリコンの上に熱CVD法等でエピタキシャル層を成長させることが可能である。

【0029】また、多孔質層はその内部に大量の空隙が形成されているために、体積に比べて表面が飛躍的に増大しており、その結果、化学的エッチング速度は通常の単結晶層のエッチング速度に比べて著しく増速される。 【0030】また、単結晶シリコンに替えて多結晶シリコンを用いても同様に陽極化成により多孔質層が得られ

コンを用いても同様に陽極化成により多孔質層が得られる。その上に熱CVD法等で単結晶シリコン層を成長することができる(この場合、多結晶シリコンの結晶粒の大きさに対応した部分的なエピタキシャル成長が可能)。

【0031】薄膜半導体層を形成するためには、液相成 長法及び気相成長法を用いることができる。

[0032]

【実施例】以下に、具体的な実施例を挙げて本発明をより詳細に説明する。

【0033】(実施例1)厚み800 μ mの4インチ ϕ のp型シリコン単結晶基板101の片面の表面にB(ホウ素)を熱拡散により導入してp+層102を形成した。この基板をp+層を形成していない面で化成液をシールしてフッ酸溶液中で電流を二段階に変化させて陽極化成し、厚さ約13 μ mの多孔質層103を得た。電流は8 μ A/c μ 2で10分間通電したのち、30 μ A/c μ 2で1分間通電した。多孔質は途中で電流を変化させることにより、密な構造の多孔質層と疎な構造の多孔質層の2層構造となった。

【0034】次に、多孔質層103を形成したp型シリコン単結晶ウエハ101を、水素雰囲気中で表面温度1050℃にて1分間アニールし、その後、過飽和状態となる温度までシリコンを溶かし込んだ900℃の金属インジウム溶液中に浸漬し、徐冷してシリコン層104を30μmの厚さに形成した。この時、p*層を形成した面の多孔質上に、ウエハより直径7mm小さい同心円領域にのみシリコン層104が形成されるようにカバーを施した。

【0035】次に、シリコン層104の表面にP(燐)を拡散させて n^+ 層を形成したのち、 n^+ 層のアイソレーションによって面積 $1 c m^2$ の太陽電池セル化領域をシリコン層104の中心部分に9個作り込み、更に電極、反射防止層を形成した。シリコン基板101を反応性イオンエッチング装置のチャンバーに設置し、その上に9

○mmφのガラス性保護マスクをウエハと中心を合わせて置き、ガラスマスクからはみ出した部分をシリコン層表面からエッチングし、シリコン層及び多孔質層の一部を除去した。除去深さは約11μmで、2層目の多孔質層の膜厚約半分に達した。除去部や除去側面にはみ出さないよう、残ったシリコン層104の表面に透明接着剤を塗布して透明基板106を固定した後、多孔質に力を作用させてシリコン層104をシリコン基板101から分離し、裏面電極を形成して薄膜太陽電池とした。

【0036】シリコン基板101の分離領域周辺を除去せずにシリコン層104を分離して形成した太陽電池に比べ、シリコン層にはひびや割れが少ないためセルの収率が良く、また光電変換効率も高い値が得られた。

【0037】(実施例2)5インチ ϕ の p^+ 型のウエハ201に、周辺から半導体成長面に5mm入った周上で化成液をシールした以外は実施例1と同様にして約13 μ mの多孔質層202を形成した後、CVD法にてシリコン半導体層203を0.5 μ mエピタキシャル成長した。

【0038】次に、半導体層203の表面を熱酸化によりSiO₂層205を形成した後、シリコン基板201より直径が15mm小さい同型の石英ガラス基板206を、ウエハとガラスの中心を合わして700℃で0.5時間の熱処理を施して張り合わせ、反応性イオンエッチングにてガラス基板206からはみ出した部分を除去した。除去の深さは表面から約23μmで、半導体層203と多孔質層202が全て除去された。ガラス基板206に超音波を照射して多孔質層を破壊し、薄膜半導体層をガラス基板206上に転写した。更に、半導体層の表面に残った多孔質残さ207をエッチング除去して、SOI基材を得た。目視にて半導体層の周辺部分にひびや割れは観察されず、更に透過電子顕微鏡にて観察した結果、新たに欠陥の導入も見られず良好な結晶性が得たれていることが確認された。

【0039】(実施例3)厚さ $1 \text{ mm} 044 \text{ J} \rightarrow \phi 03$ 結晶シリコンウエハ501の両面に p^+ 層を形成したのち、実施例2と同様にして化成液をシールしてウエハの両面を陽極化成した。電流は 8 mA/cm^2 で10分間通電した後、 32 mA/cm^2 で1分間通電した。実施例1とは異なる条件に電流値を選んだため、32 質強度は弱くなった。ウエハの両面にそれぞれ形成された一層の多孔質の膜厚は約 $12 \mu \text{ m}$ だった。

【0040】次いで、ウエハ両面の多孔質層上にn⁺型半導体を約0.2μm、p⁻型半導体層30μmをそれぞれに適した不純物を溶かし込んだ液相成長溶液に浸漬してエピタキシャル成長した。ウエハより半径が7mm小さい大きさの、裏面電極と支持基板を兼ねたA1基板502を熱溶着すると同時にA1を拡散させてp⁺層を形成した後、A1基板502を耐フッ酸性材料でマスク保護し、フッ硝酸(HF:HNO=3:1)505にて

露出部分をエッチング除去した。エッチングには図5の様な治具を用いた。ホルダー503は、不図示のウエハホルダー本体につながっており、ウエハを挟み込んで保持できるようになっている。また、エッチングしたい部分だけエッチャントに浸漬するように、高さ調節できる機能も本体には備わっている。両面ともに半導体層が高いませんで、ウエハの半導体層404が除去された領域408を治具409で保持しながら、多孔質層403に力を加えて両面の半導体層404を分離した(図4)。半導体層表面に残った多孔質残さを除去、アイソレーションを施して面積4cm²のセルを4個作り込み、グリッド電極を形成、パッシベーション効果を兼ねた反射防止層TiO2を堆積して太陽電池とした。

【0041】周辺部の半導体を除去しないで分離作製した同じ構成の太陽電池に比べて、周辺除去して分離したものは分離によるひびや割れ等の欠陥が少ないため、セルの収率が良く、効率も高い値が得られた。

【0042】また、液相成長薄膜を分離した後のウエハ 表面に残った多孔質残さを除去し、再び同様の工程を施 したところ、問題無く効率の高い太陽電池を得ることが できた。

【0043】(実施例4)厚み1mmの5インチφの単結晶シリコンウエハ601を実施例3と同じ条件で片面に陽極化成を施し、厚さ12μmの2層構造の多孔質層602を形成した。多孔質層を形成した2枚のウエハを、多孔質層形成面とは反対の面同士をぴったり合わせて多孔質未形成面に液相成長溶液が侵入しないよう周囲を治具で覆って固定し、液相成長溶液に浸漬してp-型半導体603を約40μmエピタキシャル成長した。

【0044】次に、ウエハを治具からはずし、75mm □の領域内にA1を含むペースト604にて、幅80μm、ピッチ100μmのフィンガーが3mmのバスバーから伸びた櫛形状のパターンをスクリーン印刷にて形成し、900℃にてA1とSiの接触面付近を合金化してp+層605を形成すると同等に全面を酸化させた。A1の酸化膜606は除去せず、Si表面が酸化された部分のみを選択的にエッチング除去した後、表面にCVD法にてn+型半導体層607を堆積した。

【0045】次に、p*605及びn*607のパターンを形成した領域を、導電性ペース608にて77mm□のステンレス製支持基板609(701)に接着した後、研削研磨にて支持基板からはみ出した部分702の半導体層を除去した。この後、ステンレス製支持基板とウエハ間に引っ張り力を加えて薄膜半導体層を分離した。薄膜半導体層に残った多孔質残さを除去して反射防止層を形成し、裏面接合集中型太陽電池を形成した。太陽電池の特性を評価したところ、周辺部を除去しないで分離した同構成の太陽電池に比べて、優れた特性が得られた。

【0046】(実施例5)実施例1と同様して5インチ ゆの単結晶ウエハの片面に多孔質層を形成した後、多孔 質層上にp+型半導体層を約1μm、p⁻型半導体層を3 0μmそれぞれの不純物を溶かし込んだ液相成長溶液中 に浸漬して、液相成長によるエピタキシャル成長を実施 例4と同様に行った。その後、各ウエハ表面に拡散剤を 塗布して熱処理を施し、n+層を形成した。

【0047】次いで、全面に形成した n+層を85 mm □の領域801にアイソレーションし、n+層表面にA gペーストにて電極パターンを印刷、更に絶縁性の反射 防止層を堆積した。

【0048】次に、YAGレーザーにて、図8のようにアイソレーションした正方形801の対向する一組の辺と平行に、アイソレーションラインから5mm離れた領域802において半導体層及び多孔質層を深さ45μmで除去した。透明接着剤をレーザーで除去した部分に回り込まないように塗布して透明基板を接着し、基板に力を印加してレーザー除去した辺に平行な方向に分離を進行させて半導体層を透明基板へ転写し、裏面電極を導電性ペーストにて形成して太陽電池とした。本実施例についても、周辺部の除去を行わないで分離形成した同構成の太陽電池に比べ薄膜の割れが少なく、特性の優れた太陽電池が効率よく得られた。

【0049】(実施例6)厚み1mmの5インチ単結晶シリコンウエハ901を実施例1と同じ条件で片面に陽極化成を施し、厚さ12μmの2層構成の多孔質層902を形成した。多孔質層を形成した2枚のウエハを、多孔質層形成面とは反対の面同士をぴったり合わせて液相成長溶液が浸入しないよう周囲を治具で覆って固定し、液相成長溶液に浸漬してp-型半導体層903を約40μmエピタキシャル成長した。

【0050】次に、ウエハを治具からはずし、シリコン層の表面にP(燐)を拡散させて n^+ 層を形成したのち、 n^+ 層のアイソレーションによって面積 $1 c m^2$ の太陽電池セル化領域をシリコン層の中心部分に9個作り込み、更に電極、反射防止層を形成した。

【0051】次いで、シリコンウエハと同型のガラス基板905を透明接着剤904で接着した。この時、ウエハ端面に接着剤が回り込まないよう、接着剤の量を調節しておく。こうしてガラス基板と貼り合わせたシリコンウエハの端面に、ホーニング装置にて細かなガラスビーズと純水の混合液906を突出圧力1.0~2.0kg/cm²の範囲で吹き付け、ウエハ端部に形成された多八質層を全周にわたって除去した。ガラス基板には傷が付かないようマスタテープ907を施した。この後、多孔質層にテフロンコーティングを施したステンレス製のくさびを挿入して多孔質を介して薄膜化、薄膜半導体層に残った多孔質残さを除去して裏面電極を形成し、太陽電池とした。

【0052】太陽電池の特性を評価したところ、周辺部

を除去しないで分離した同構成の大じ電池に比べて、優れた特性が得られた。

[0053]

【発明の効果】本発明によれば、ウエハを陽極化成して多孔質層を形成した後、多孔質上に半導体層を形成し、多孔質層を介してウエハから分離する薄膜半導体層の製造方法において、半導体層の分離前に、分離したい領域周辺の半導体層と多孔質層の一部を除去することにより、薄膜半導体にひびや割れ、欠陥の導入を低減して少ない力で分離することが可能となり、高性能の半導体基材や太陽電池を収率良く生産することが可能となった。

【図面の簡単な説明】

【図1】本発明による薄膜半導体製造プロセスの一例であり、実施例1で行った工程説明図である。

【図2】本発明による薄膜半導体製造プロセスの一列であり、実施例2で行った工程説明図である。

【図3】剥離時にエピタキシャル層内にひびや割れが入る様子を説明した図である。

【図4】実施例3で用いた剥離治具の断面図である。

【図5】実施例3で用いた周辺部エッチング装置のホルダー部分の概略図である。

【図6】実施例4で形成した裏面接合集中太陽電池断面 図である。

【図7】実施例4で形成した太陽電池の周辺除去部を示した平面図である。

【図8】実施例5で形成した太陽電池のアイソレーショ

ン領域及び周辺除去部を示した平面図である。

【図9】実施例6で行ったウエハ端部に形成された多孔 質層の除去法である。

【符号の説明】

101, 201, 401, 501, 601 シリコンウ エハ

102, 202, 605 p+(又はn+)層

607 n+(又はp+)層

103, 203, 303, 403, 602 多孔質層

104,204,304,404 エピタキシャル成長 単結晶シリコン層

105, 205, 608 接着層

106, 206, 406, 308, 502, 609 支持基板

107,207 多孔質残さ

305 H_2 アニールによって多孔質が平滑化した単結晶

306 分離の際に形成される割れ

307 理想分離線

408,702,802 周辺除去領域

503 ウエハホルダー

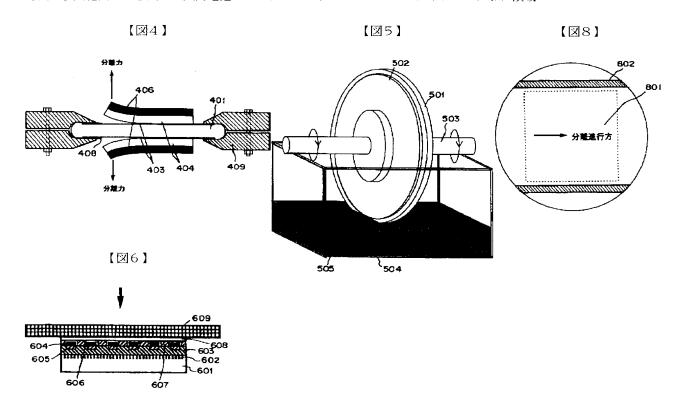
504 耐フッ酸性溶液

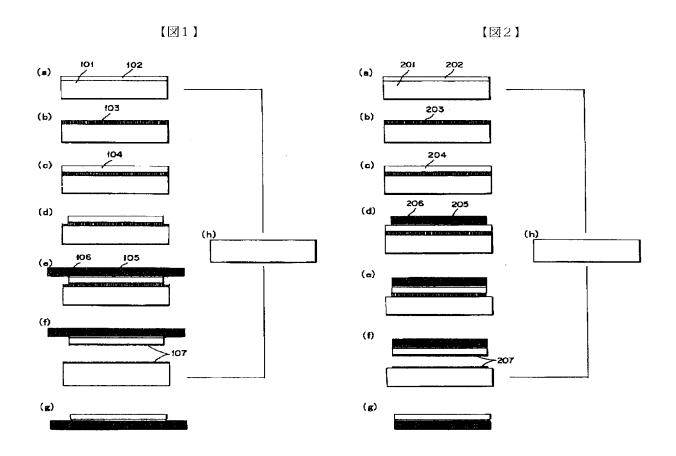
505 フッ硝酸

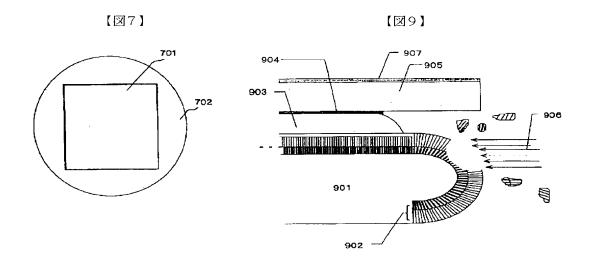
604 A1ペースト焼成電極

606 A1酸化膜

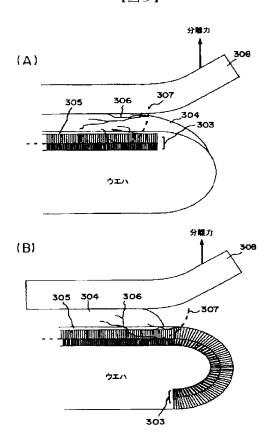
801 アイソレーション領域











フロントページの続き

(72)発明者 西田 彰志 東京都大田区下丸子3丁日30番2号 キヤ ノン株式会社内 (72)発明者 坂口 清文

東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内

F ターム(参考) 5F045 AB02 AB32 AF03 AF12 BB08 BB12 CA13 GH08 HA04 HA06 HA10 HA12 5F051 BA14 GA04